PATENT ABSTRACTS OF JAPAN

(11)Publication number:

07-147426

(43)Date of publication of application: 06.06.1995

(51)Int.CI.

H01L 31/108 G11C 11/42 H01L 27/15 H01L 29/43

(21)Application number: 05-292318

(71)Applicant: NEC CORP

(22)Date of filing:

24.11.1993

(72)Inventor: FUJIEDA SHINJI

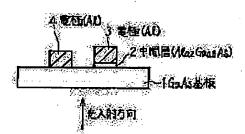
.

(54) SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To provide a semiconductor device which has an element that has both light receiving function and storing function by providing an electrode by successively laminating a middle layer formed of a specific compound semiconductor thin film and a metal film on a semiconductor substrate.

CONSTITUTION: An electrode 3 which has a metal/semiconductor structure is formed on a semiconductor substrate 1 as a light receiving and storing element on a semiconductor substrate 1. Then, a compound semiconductor thin film whose stoichiometry ratio is not one, not containing excess element deposition, is inserted between the metal/semiconductor structured electrode 3 and the semiconductor substrate 1 as a middle layer 2. The material of the compound semiconductor to be the middle layer 2 can be the same or different from that of the semiconductor of the substrate 1, and it can be either single crystal or non-single crystal. Thus, a semiconductor device provided with metal/ semiconductor junction that has both light receiving function and storing function is provided.



LEGAL STATUS

[Date of request for examination]

29.03.1994

[Date of sending the examiner's decision of rejection]

08.04.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

8

(A) (B)

(18) 日本西格群庁 (JP)

特開平7-147426

(43)公開日 平成7年(1995)6月6日

技術表示值所			ပ	H	開水項の数2 OL (全 4 頁) 最終頁に説く
					OL (
			H01L 31/10	29/46	開収項の数2
FI			Ĭ		杯.
戴別配号 广内整理番号		Z 8832-4M		7376-4M	客室請求
新 图图号	Ω	2			
31/108	11/42	21/12			
(51)IntQ.* H01L ·31/108	G11C	H01T 21/12			

机京都港区芝五丁目7番1号 日本電気株 年2年) 机机物港区芝五丁目7番1号 **新叶 对 日報** 日本電気株式会社 野枝 位次 000004237 共争共为 (11) 田賢人 740年到人 (72) 発明者 平成5年(1993)11月24日 梅爾平6-292318 (21) 狂魔神中 (22) 出国日

(54) [発明の名称]

[目的] 受光ねよび記憶機能を同時に持つ業子を有する (57) [要約]

As薄膜の中間層2を散け、その上にA1位極3を散け [構成] GaAs基板1上KAs過剩A10.2 Gao.a る。更にGAA8基板1上にAI配施4を設ける。 半導体装置を実現する.

3 電極(40)

【酵水項1】 半導体基板上に化学量論比が1でなくか つ過剰元素の折出物を含まない化合物半導体障膜からな る中間層と金属膜を順次積層して構成される電極を備え ていることを特徴とする半導体装置 【翳水項2】 半導体基板上に化学量臨比が1でなくか つ過剰元素の析出物を含まない化合物半導体膵膜からな **る中間層と絶縁性薄膜と金属膜とを順次積層して構成さ** れる電極を備えていることを特徴とする半導体装置。 [発明の詳細な説明]

[0001]

【産業上の利用分野】本発明は、半導体装置に関し、物 こ記憶機能を有する電極の構造に関するものである。

[0002]

【従来の技術】光デバイスと電子デバイスを一体化させ た半導体装置 (OE1C) は、光の袴つ並列性を利用し た並列信号処理装置として期待されている。OEICで 5。 すなわち、入力期間中に個々の受光素子へ与えられ た個号内容が何らかの形で配憶されたのち、これを既み 並列の光信号を資算処理するには配憶機能が必要であ

しまうのを有効に防ぐためたある。

[0003]

党光索子と別に散けられる。

とって資算し配気的な出力を行なう。通常、配飯寮子は

子と配엽繋子の両方を別々に散けることは、OEICの 高集積化には不利である。本発明の目的は、受光と配像 の機能を同時に持つ案子を有する半導体装置を提供する [発明が解決しようとする課題] しかしながら、受光器

[0004]

妃信寮子として、金属/半導体構造の配極を作製し、こ の金属/半導体界面に、化学量臨比が1 でなくかつ過剰 元粲の折出物を含まない化合物半導体の薄膜を中間層と して挿入する。第2の発明では、中間層と金属とを絶縁 **生御膜で分離する。ここで、中間層となる化合物半導体** の材料は、基板半導体と同じ材料でも異なる材料でも良 く、また、単結晶でも非単結晶でも良い。絶録性薄膜の またAlx Gai-x As, Inz Gai-x Pや他の函格 **ボワイドベンドギャップ半導体を用いても良く、更に中** 【課題を解決するための手段】第1の発明では、受光・ **岡層化合物半導体を酸化, 強化させて形成した酸化膜,** A女には、SIOz 、SINz , AINや色の高額年、 盛化膜でも良い。

摸/半導体(MIS)構造に当たる。しかし、中間圏内 の欠陥準位が金属との直接トンネリングでキャリアの抽 優ないし放出をせぬよう金属と中間層を分離することが [0005] 第2の発明の構造は、厳密には金属/絶縁 この構造の主旨であり、絶縁性薄膜の抵抗率としてSi Nr やSiOr なみの10160cmといった高い値はか ならずしも要求されない。

[作用] 発光デバイス、枠に発光ダイオードの材料が化 9個半導体に限られることから、0m1 Cの材料には化 9物半導体が主に用いられる。本第1の発明で用いる会 頃/半導体構造の半導体装置は、化合物半導体で吸む容 サイトガリウムや砒素空孔が多数存在する。また、逆に 配配億機能を劣化させるので、中間層は析出物を含また 虫球過剰なG a A s 中にはアンチサイト虫球やガリウム 空孔が多数存在する。これらの欠陥は、それぞれに特有 **祖わせることができる。 析出物は再結合選度を高くし上** いものとする。第2の発明では、金属と上記中間層とを 始縁性薄膜で分離する。これは、中間層に抽捉されたキ トリアが金属ヘトンネリングし記憶保存機能が劣化して 易に作製でき集積化に適当な構造である。本発明の化合 物半導体の中間層には、化学量臨出ずれによる欠陥が多 数台まれる。例えば、G a 過剰なG a A s 中にはアンチ 楠挺したキャリアを容易に放出しないので、配像機能を の電子的単位を持つ。これらの欠陥単位は概して際く、 2

5. すなわち光入力の有無が受光索子において配値され 中団層2)後合, あるいは中団層2とSiNx 限5と電 【0007】本発用の装置の構造で受光・記憶動作を得 るには、図1,図2に示すように、中間層2とA13あ ド格造を作製する。 配価4の材料は電価3の材料と違っ ても良い。第1の包値が替パイアスとなるよう終1,終 中間層 2 内の単位に捕捉される。光照射・電圧印加をや すなわち、ある時間内に個々の配憶装置に与えられた入 るいは中間層2とSiN, 膜5とAl3を第1の配摘と し、第2の金属(A I)電極4を設けてMSMダイオー 2の電極間に配圧を印加しつつ、半導体(GBA8)基 阪1のパンドギャップよりコネルギーの大きなパルス光 6年させ光電流を誘起する。この時、キャリアの一部が めても、単位の磔さに応じた時間内では補挺状態が十分 保持される。信号の既みだしには光を照射して欠陥準位 からキャリアを放出させれば良く、この時間極関に配流 たのち読み出される。さらに、金属/半導体(包植3と 簡3との接合を有する配種を複数と、電極4を1つ散け ることにより、これら個々の後合電極に入力した蓄積電 (春き込み光) を照射して半導体基板1中にキャリアを 荷の和を包括4での配流値から読みとろことができる。 が生ずる。この放出電荷量は香き込みの有無に対応す 力信号の和資算が可能になる。 2 30 \$

[奥雄例] 次に本発明を図面を用いて説明する。図1は **た発明の第1の実施例の新西図である。**

[0008]

上にA3過剰A 10.1 Ga0.8 A3等限の中間層2,そ の上にAIからなる電極3を積層する。As過剰A1G a A s 中間層 2 は、A s / (G a + A 1) ピーム比を 1 するMBE(分子線エピタキツー)法で成長させ、厚さ 【0009】図1において、 (100) GaAs基板1 0, 基板温度を200℃, 成長速度を0.8μπ/時と

+

7

ಜ

€

を0.5~10nmとする。成長後、表面結晶性向上の

ためAs を服針しながら450℃で5分間熱処理す 5。これにより、強度約101gcm-3の、伝導帯下0

ල

同様のAs過剰A10.2 G80.8 A8の中間層2を形成 **せ絶縁性障膜を形成したのち、AIを蒸着する。これを** の電極を作製したのち、SiNx 膜5を含まない第2の [0013] 図2は本発明の第2の奥塩例の節面図であ 後、SiN* 膜5を厚さ0.5~3nmスパッタ搭着さ **整形して、中間層2AとA1電極3Aが分離された第1** る。図2において、GaAs基板1上に第1の実施例と AI配極4Aを形成する。

させたのち、このAI膜を通常のリソグラフィにより盤

型し気極3,4とすればMSMダイオードが得られる。

1~0.9eVのAsアンチサイト欠陥部位を存つ中間 層2が形成される。この上に室垣でA1膜をMBE成長 [0010] 尚、基板や中間層及び咀越を他の材料から 構成しても同じ配憶機能を有するダイオードを形成する

スし電流を光照射により誘起する音を込み過程での中間 【0014】このように第2の奥施例では、絶縁性薄膜 中間層 2 A内の準位にキャリアが捕捉される割合が増加 **する。また、暫き込み後間み込みまでに生じうるキャリ ア再放出過程のうち、電極3Aへのトンネル過程が阻ま** れる。したがって、本第2の奥施例では第1の実施例に としてSiN* 膜5の挿入により、配極3Aを順パイプ 層2Aから電極3Aへのキャリア流入が阻まれるため、 くらく記憶保存性が改善される。 2

> 層をAェイオン服射法で形成後、その上にTiNからな イギンや苔斑の田50~100Vで1×1016c日-2歴

る電極を積層する。室温でGaAs基板1の要面にAr

村し、基板を450℃で5分間熱処理する。これによ り、濃度1018~1019cm-3の価配子帯上0.4~

00) GaAs基板1上にGa過剰GaAs建設の中間

【0011】第1の適用倒としては図1において、(1

ことができる。図1を用いて適用倒を説明する。

【発明の効果】以上説明したように本発明によれば、受 光と記憶の機能を同時に持つ金属/半導体接合を有する 半導体装置が得られ、OEICの高集積化が可能になる という効果がある。 [0015]

20

をスパッタ茶着させる。TiNをリソグラフィにより敷

型し配極とすればMSMダイオードが得られる。

【0012】 第2の適用例としては図1において、(1

~3ヵ日の中間層が形成される。この上に鉛造でTiN

0. 6eVのGaアンチサイト欠陥準位を持つ、厚さ1

[図面の簡単な説明]

その上にA1からなる電極を積層する。G8過剰G8A s中間層は、A st /Gaピーム比を0.5, 基板造度

00) InP基板上にGa函数GaAs線膜の中間層、

【図1】本発明の第1の実施例の斯面図。 【図2】本発明の第2の実施例の配回図。

[符号の説明]

GaAs基板

4, 4 A

9、濃度約1010cm-3の、価配子格上0.4~0.6 30

5 n mとする。成長後、表面結晶性向上のためA s 4 を

照針させずに450℃で5分間熱処理する。これによ

(分子様エピタキシー) 独で成長させ、厚さを0. 5~

を200℃, 成長滋度を0.8 μm/時とするMBE

が形成される。この上に富温でAIをMBE成長させリ

e V の C a アンチサイト欠陥部位を持つ C a A s 中間砲 ソグラフィにより整型しむ価とすればMSMダイオード

レロントページの簡単

H01L 29/43 (51) Int. Cl. 6

識別記号 庁内整理番号

프

技術安示箇所

-